

Kapitel 1  
**Einführung**

**1**

# 1

<b>1</b>	<b>Einführung .....</b>	<b>3</b>
1.1	Entwurfsautomatisierung in der Elektronik (EDA) .....	3
1.2	Hinweise zum Buch .....	4
1.3	Bedeutung der Entwurfsautomatisierung .....	6
1.4	Entwicklung der Entwurfsautomatisierung .....	7
1.5	Übersicht über den Entwurfsprozess.....	9
	1.5.1 Systemspezifikation (System Specification).....	9
	1.5.2 Architekturentwurf (Architectural Design).....	10
	1.5.3 Verhaltensentwurf (Functional Design) .....	10
	1.5.4 Logikentwurf (Logic Design) .....	10
	1.5.5 Layoutsynthese (Physical Design) .....	11
	1.5.6 Layoutverifikation (Layout Verification).....	12
	1.5.7 Herstellung (Fabrication) .....	13
	1.5.8 Verpackung, Test (Packaging, Testing) .....	13
1.6	Entwurfsstile .....	14
	1.6.1 Kundenspezifischer Entwurf .....	14
	1.6.2 Standardzellen-Entwurf .....	15
	1.6.3 Makrozellen-Entwurf .....	17
	1.6.4 Gate-Array-Entwurf.....	17
1.7	Layoutebenen .....	19
1.8	Entwurfsregeln .....	20
1.9	Layoutsynthese als Optimierungsproblem .....	21
1.10	Rechenkomplexität der Layoutsynthese .....	23
1.11	Einteilung von Entwurfsalgorithmen .....	25
1.12	Lösungsqualität von Entwurfsalgorithmen.....	27
1.13	Graphentheoretische Grundbegriffe .....	27
1.14	Häufig verwendete Layoutbegriffe .....	30
	Literatur zu Kapitel 1 .....	34

# 1 Einführung

## 1.1 Entwurfsautomatisierung in der Elektronik (EDA)

---

**1.1**

Unter Entwurfsautomatisierung in der Elektronik (EDA, Electronic Design Automation) versteht man die Entwicklung und den Einsatz von Computerprogrammen, also von Software, zur Unterstützung des Entwurfs elektronischer Baugruppen. Bei diesen werden folgende Hierarchiestufen unterschieden:

- Integrierte Schaltkreise (ICs, Integrated Circuits)
- Multichip-Module (MCMs) / Hybridbaugruppen
- Leiterplatten (LPs/PCBs, Printed Circuit Boards).

Heutige Technologien ermöglichen die Entwicklung von integrierten Schaltkreisen mit Hunderten von Millionen Transistoren und sog. HDI- (High Density Interconnect) Leiterplatten mit einer Vielzahl von Lagen und Bauelementen. Der Entwurf derartiger Baugruppen setzt einen automatisierten Entwurfsprozess voraus, denn manuell lässt sich eine derartige Komplexität von keiner noch so großen Entwicklungsgruppe beherrschen. Es werden also Computerprogramme eingesetzt, die entweder völlig selbständig oder teilweise manuell geführt die Spezifikation, die Schaltungsentwicklung, die Simulation, die Layoutsynthese und die Layoutverifizierung einer derartigen Schaltung durchführen bzw. unterstützen.

Der Entwurf einer elektronischen Baugruppe mittels Rechnerunterstützung begann vor ca. 50 Jahren mit Programmen zur Platzierung von Modulen auf Leiterplatten. Im IC-Bereich wurden wenig später erste Programme zur Logik-Optimierung, also zur Reduzierung der Gatteranzahl, entwickelt. Derzeitige Entwurfsprogramme schenken der Reduzierung der Gatteranzahl nur noch untergeordnete Bedeutung („Transistors are cheap“), stattdessen kommt es verstärkt zu einer Fokussierung auf die elektrischen Eigenschaften der Schaltung, wie z. B. Signalverzögerungen und Signalkopplungen. Es ist offensichtlich, dass heute sämtliche Phasen des Entwurfs einer elektronischen Baugruppe rechnergestützt verlaufen.

In den 70er Jahren erfolgte die Entwicklung derartiger Programme im Wesentlichen noch innerhalb der die Baugruppe entwerfenden Firmen (sog. In-house tools). In den 80er und 90er Jahren kam es dann zur Herausbildung einer mehr oder weniger unabhängigen EDA-Industrie, welche die Halbleiterbranche mit den notwendigen Entwurfsprogrammen versorgte. Diese EDA-Industrie ist heute ein nicht mehr wegzudenkender Bestandteil der Mikroelektronik mit einem geschätzten Jahresumsatz von ungefähr vier Milliarden US-Dollar und etwa 18 000 Beschäftigten. Die überwiegende Mehrheit dieser Firmen ist US-amerikanisch, wobei die meisten von ihnen im sog. „Silicon Valley“ im Großraum um San Jose (Kalifornien) angesiedelt sind.

Um sich einen Überblick über die verschiedenen EDA-Firmen zu verschaffen sowie kommerzielle Neuentwicklungen kennen zu lernen, empfiehlt sich ein Besuch der parallel zur alljährlich im Frühsommer in den USA stattfindenden „Design Automation Conference“ (DAC) abgehaltenen EDA-Messe. Die Konferenz selbst sowie die jedes Jahr im November in San Jose durchgeführte „International Conference on Computer Aided Design“ (ICCAD) sind für die algorithmische Neuentwicklung in der Entwurfsautomatisierung von besonderem Interesse. Für Leiterplatten-Interessenten sind die ebenfalls in den USA stattfindenden „PCB Design Conference West“ (Frühjahr) und „PCB Design Conference East“ (Herbst) zu empfehlen.

Wer den weiten Flug bzw. die nicht unerheblichen Kosten scheut, kann auch in Europa eine von einer Ausstellung begleitete EDA-Konferenz besuchen, die „Design, Automation and Test in Europe“ (DATE)-Konferenz. Auch hier sind alle namhaften EDA-Firmen auf einer einbezogenen Messe vertreten, und der Konferenzteil steht vom wissenschaftlichen Anspruch her den o.g. Konferenzen in den USA kaum nach.

Die angesehenste Zeitschrift auf dem Gebiet der Entwurfsautomatisierung ist die von der weltweiten Ingenieurvereinigung IEEE (Institute of Electrical and Electronics Engineers) herausgegebene Zeitschrift „IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems“, welche monatlich erscheint.

Ergänzende Literatur zu Algorithmen für die Layoutsynthese sind die am Ende dieses Kapitels aufgeführten Bücher [1.1], [1.6], [1.8], [1.9], wobei insbesondere [1.6] zur Vertiefung in die mathematischen Grundlagen von Entwurfsalgorithmen empfohlen werden kann. Zur Einführung in den hier nicht behandelten Schaltungsentwurf und zu praktischen Aspekten bei der Anwendung von Entwurfswerkzeugen sei auf die Bücher [1.2] und [1.3] verwiesen.

## **1.2 Hinweise zum Buch**

Dieses Buch konzentriert sich auf die Behandlung von Algorithmen zur Automatisierung der Layoutsynthese. Unter der Layoutsynthese wird dabei die rechnergestützte Überführung der Netzliste einer Schaltung in die geometrische Anordnung der Zellen bzw. Bauelemente und Verbindungsleitungen, die sog. Layoutdarstellung, verstanden.

Das Erstellen einer Netzliste, also der Schaltungsentwurf, und die Simulation/Verifikation der Schaltung sowie des Layouts sind damit nicht Bestandteil dieses Buches. Hier sei der Leser auf andere Literatur, wie z.B. [1.2], verwiesen. Auch wird die eigentliche Anwendung von kommerziellen Entwurfsprogrammen nicht angesprochen; diese kann man in den jeweiligen Benutzungshandbüchern nachlesen.

Die Behandlung der Algorithmen bezieht sich überwiegend auf Methoden, die bei der Layoutsynthese digitaler Schaltungen zur Anwendung kommen, da dort der erreichbare Automatisierungsgrad wesentlich höher ist als bei analogen Schaltun-

gen. An Stellen, an denen auf Besonderheiten des Layoutentwurfs analoger Schaltungen bzw. auf Multichip-Module und Leiterplatten eingegangen wird, ist dies explizit angegeben.

Mit diesem Buch sollen Fragen beantwortet werden, die von Studierenden und Ingenieuren immer wieder gestellt (oder manchmal auch verschwiegen) werden:

- Wie kommt man von der Netzliste einer Schaltung zur korrekten Layoutdarstellung der einzelnen Komponenten?
- Wie funktionieren Programme zum Entwurf einer elektronischen Baugruppe? Was passiert eigentlich im Rechner, wenn zu einer vorgegebenen Schaltung das Layout automatisch erzeugt wird?
- Wie werden Entwurfsprogramme erstellt und wie kann man sie modifizieren?

Obwohl in diesem Buch eine Fokussierung auf die Hierarchiestufe von integrierten Schaltungen (ICs) erfolgt, sind die vorgestellten Algorithmen oft nicht auf diese beschränkt. Gleiche oder ähnliche Algorithmen werden auch in anderen Hierarchieebenen von elektronischen Baugruppen, also bei Multichip-Modulen (MCMs) und Leiterplatten (LPs), angewendet, so dass die hier vermittelten Grundkenntnisse gleichberechtigt einem IC-Entwickler wie einem MCM- bzw. Leiterplatten-Entwerfer zugute kommen.

Das Buch richtet sich gleichermaßen an Studierende der Elektrotechnik/Elektronik und der Informatik sowie an Ingenieure, die in der Entwicklung elektronischer Baugruppen tätig sind. Der Einsatz von Entwurfssoftware gehört heute zum Berufsalltag bei der Bearbeitung einer Entwicklungsaufgabe in der Elektrotechnik/Elektronik. Schnell wird man feststellen, dass die oft für sehr viel Geld eingekauften Entwurfswerkzeuge nur teilweise den Anforderungen der eigenen Firma genügen – haben doch deren Entwickler einen allgemeinen Weltmarkt im Blickfeld gehabt. In vielen Fällen kommt man also nicht umhin, zusätzliche Module zu entwickeln, die entweder einzelne Entwurfsschritte den eigenen Anforderungen anpassen oder eine Überführung von Eingangs- und/oder Ausgangsdaten in die firmeninterne Entwurfsumgebung vornehmen. Derartige Softwareentwicklungen erfordern sehr gute Kenntnisse von dem, was „unter der Haube“ eines kommerziellen Entwurfswerkzeuges passiert. Es sei auch noch hinzugefügt, dass selbst der bloße Einsatz eines eingekauften Tools viel schneller und problemloser vonstatten geht, wenn man von dessen „Innenleben“ bestimmte Vorstellungen hat.

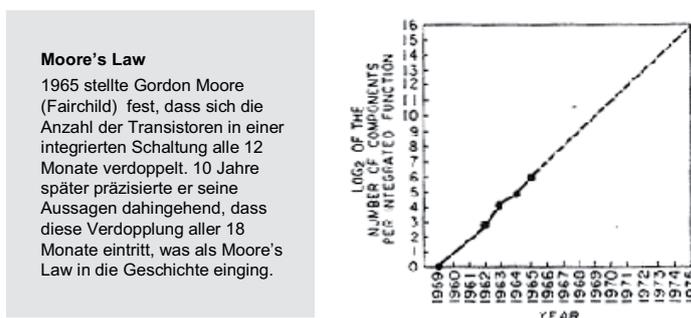
Dieses „Innenleben“ soll in dem vorliegenden Buch vermittelt werden, wobei eine Konzentration auf die wesentlichsten Grundalgorithmen erfolgt. Die konkreten Anwendungsmärkte eines EDA-Werkzeuges sind zu vielfältig, als dass man hier nach Vollständigkeit streben könnte. Deshalb erfolgt bewusst die Auswahl einiger wesentlicher Algorithmen. Deren Kenntnis ist nach Auffassung des Autors ausreichend, um konkrete, auf die jeweilige Anwendung zugeschnittene Algorithmen, schnell zu erfassen, da sie doch oftmals nur „Mutationen“ der hier behandelten Grundalgorithmen sind.

Weitere Informationen zu diesem Buch, einschließlich bereitgestellter Foliensätze zu den einzelnen Kapiteln, sind unter dem folgenden Link abrufbar:

<http://www.springer.com/de/book/9783662498149> .

### 1.3 Bedeutung der Entwurfsautomatisierung

Wie eingangs bereits festgestellt, ist das bisher erfolgte exponentielle Wachstum der Transistorbelegung eines Schaltkreises in der industriellen Geschichte ohne Parallelen (Abb. 1.1). Auch für die nächsten Jahre ist kein Ende dieser beeindruckenden Entwicklung abzusehen. Im Durchschnitt der letzten Jahre ergibt sich so eine *kulminative* jährliche Zunahme der Anzahl der Transistoren pro Chip von etwa 58%.



**Abb. 1.1** Das Moore'sche Gesetz und Gordon Moore's originale Darstellung der Trendentwicklung [1.7], die auch heute noch nichts von ihrer Richtigkeit eingebüßt hat.

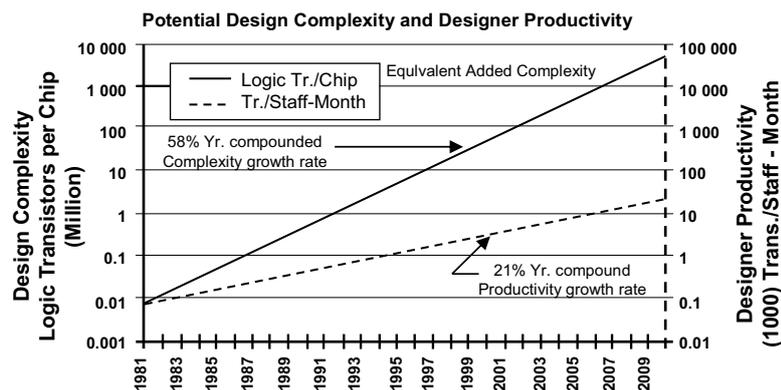
Wie sieht es aber mit der Umsetzung dieser technologischen Möglichkeiten aus, d.h. mit ihrer Überführung in eine konkrete elektronische Schaltung? Wenn man dazu die Zahlen der wichtigsten Halbleiterfirmen zugrunde legt, so ergibt sich eine jährliche Zunahme der Entwurfsproduktivität von ungefähr 21%. Mit anderen Worten, in jedem Jahr steigt die durch einen Schaltungsentwerfer umgesetzte Anzahl der Transistoren einer Schaltung durchschnittlich um 21%, wobei dieses im Wesentlichen durch verbesserte Entwurfswerkzeuge und -methodiken bedingt ist.<sup>1</sup>

Obwohl dieses Wachstum der Entwurfsproduktivität (Designer productivity) beeindruckend ist, so hinkt es doch deutlich hinter den o.g. technologischen Möglichkeiten (Potential design complexity) hinterher. Die sich daraus ergebende Schere zwischen dem technologisch Möglichen und entwurfstechnisch Beherrschbaren wird als **Entwurfsschere** (Design gap) bezeichnet (Abb. 1.2).

Experten sind sich weitgehend einig, dass diese ständig weiter aufklaffende Lücke eine immer stärkere „Bremswirkung“ auf die zukünftige Entwicklung der Mikroelektronik ausüben wird. Umso dringender ist nach Auswegen aus diesem Dilemma zu suchen, wobei man als Lösung immer wieder die Entwurfsautomatisierung direkt anspricht. Eine deutliche Steigerung der Entwurfsproduktivität lässt sich demnach nur durch bessere Entwurfswerkzeuge und neue Entwurfsmethoden erreichen. Beides ist letztendlich aber nur dadurch zu erzielen,

<sup>1</sup> Da die Kennziffer „Anzahl der Transistoren“ sehr stark anwendungsabhängig ist (analoge oder digitale Schaltung, logische Gatter oder Speicherblöcke usw.), werden bei derartigen statistischen Untersuchungen sog. „normierte Transistoren“ zugrunde gelegt.

dass die Entwurfsautomatisierung noch mehr in den Mittelpunkt einer Produktentwicklung rückt. Die Weiterentwicklung von Entwurfswerkzeugen und –methoden wird somit darüber entscheiden, ob die beeindruckenden technologischen Möglichkeiten der Mikroelektronik weiterhin in gleichem Maße Eingang in neue und verbesserte Produkte finden.



**Abb. 1.2** Trotz ständig weiterentwickelter Entwurfswerkzeuge wächst die Entwurfsproduktivität eines Schaltungsentwerfers (ausgedrückt in entworfenen Transistoren pro Personen-Monat, in 1000er Einheiten) deutlich langsamer als die technologischen Möglichkeiten (ausgedrückt in der Anzahl logischer Funktionen pro Chip, in Millionen Einheiten, nach [1.4]).

## 1.4 Entwicklung der Entwurfsautomatisierung

1.4

Während in den Anfangsjahren der Mikroelektronik noch ausschließlich der manuelle Entwurf vorherrschte, kamen in der zweiten Hälfte der 60er Jahre erstmals Platzierungsprogramme für die optimierte Anordnung der einzelnen Bauelemente auf einer Leiterplatte zur Anwendung. Parallel dazu wurden Programme entwickelt, die den Schaltungs- und Layoutentwerfer bei der graphischen Abbildung der Schaltung bzw. des Layouts unterstützten.

Die 70er Jahre sind durch die immer tiefere Durchdringung aller Phasen des Entwurfs einer Leiterplatte und auch einer integrierten Schaltung mit Computerprogrammen gekennzeichnet, was man damals als „Computer-Aided Design“ (CAD) bezeichnete. Waren die ersten rechnergestützten Entwurfswerkzeuge oft noch hausinterne Eigenentwicklungen der großen Halbleiterfirmen (IBM, Intel usw.), so traten mit Beginn der 80er Jahre verstärkt unabhängige Anbieter von Entwurfssoftware auf den Markt. In den 90er Jahren beherrschten diese dann eindeutig die Entwicklung der Entwurfssoftware, wobei sich der Begriff „Electronic Design Automation“ (EDA) immer mehr durchsetzte. Die 90er Jahre sind auch durch eine Marktkonsoli-

dierung gekennzeichnet, d.h. es kam zur Dominanz einiger weniger EDA-Firmen (Cadence, Synopsys/Avanti und Mentor Graphics).

Die gegenwärtige Entwicklung zeichnet sich durch die Einführung durchgängiger Entwurfsflüsse aus, welche von jeweils einem Anbieter entwickelt oder „zusammengekauft“ werden und die sämtliche Entwurfsschritte untereinander verknüpfen. Damit kommt es zur „Aufweichung“ des bisher sequentiellen Entwurfsprozesses, welcher durch eine strenge Abfolge einzelner, voneinander mehr oder weniger unabhängiger Schritte und oft auch Werkzeuge, charakterisiert war. Hintergrund dieser aktuellen Entwicklung sind die aufgrund feinerer Strukturen immer schwieriger werdende Berücksichtigung elektrischer Schaltungsparameter, wie z.B. die Einhaltung von Signalverzögerungen oder die Beachtungen von Kopplungen zwischen den Leiterbahnen, und die Zunahme der Entwurfskomplexität. Unter diesen Bedingungen ist ein Entwurfsschritt nicht mehr losgelöst von seinen Vorgänger- und Nachfolgerschritten durchführbar. Hier kann nur noch eine Verknüpfung und damit Parallelbearbeitung der Schritte sicherstellen, dass das entworfene Layout den immer höheren Schaltungsanforderungen genügt.

Tabelle 1.1 fasst die wesentlichen Entwicklungsetappen der Automatisierung bei der Erstellung des Layouts einer Schaltung zusammen.

**Tab. 1.1** Historische Entwicklung der Layoutsynthese

Zeitraum	Entwurfswerkzeuge
1950 bis 1965	Manueller Entwurf
1965 bis 1975	Layout-Editoren, erste Platzierungs- und Verdrahtungswerkzeuge bei LPs
1975 bis 1985	Ausgereifte Platzierungswerkzeuge (IC, LP), detaillierte Herausbildung von Entwurfsschritten, Entwicklung von Algorithmen für alle Entwurfsschritte
1985 bis 1990	Erste „Performance-Driven“-Entwurfswerkzeuge, Entwicklung von Parallelalgorithmen für den Layoutentwurf, Ausreifen der den Algorithmen zugrunde liegenden Theorien (Graphentheorie, Lösungskomplexität usw.)
1990 bis 2000	Erste „Over-the-Cell“ (OTC)-Verdrahtung, 3D- bzw. Mehrlagen-Entwurf (insbesondere Verdrahtung) gewinnt schnell an Dominanz, Ausreifen der Schaltungssynthese, verdrahtungszentrierter Entwurf und Modellierung erlangen Bedeutung, Parallelisierung der Entwurfsschritte
2000 bis heute	Aufkommen des fertigungszentrierten Entwurfs (DFM, Design for manufacturability), Strukturbreiten unterhalb der Lichtwellenlänge zwingen zu Optical Proximity Correction (OPC) und anderen Layoutmodifikationen, Reuse-orientierter Entwurf, d.h. verstärkte Wiederverwendung von entwickelten und erprobten Schaltungsmodulen, Einsatz von IP-Modulen (IP: Intellectual property)