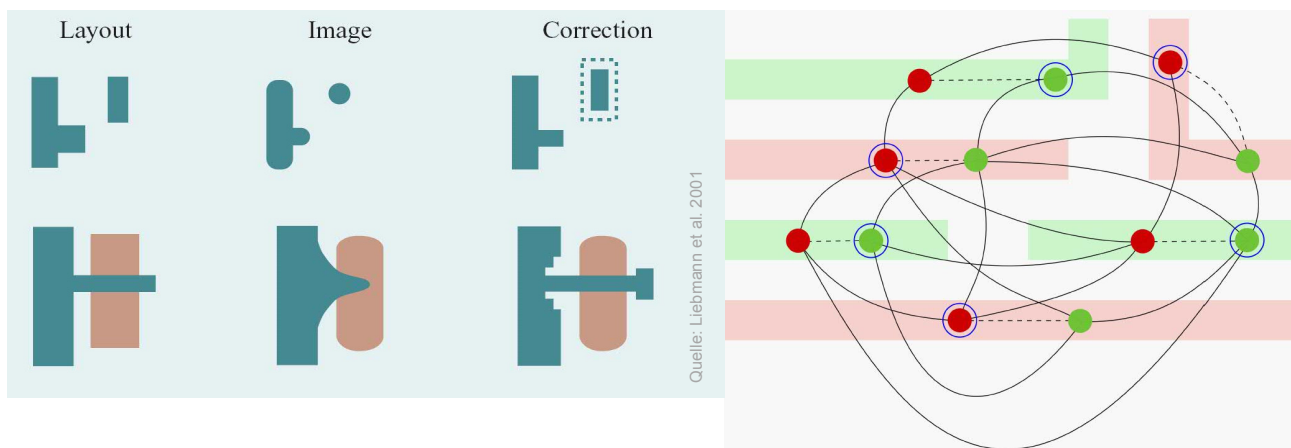


Einladung zum 144. Institutskolloquium

Thema:	Herausforderungen an den Layoutentwurf in aktuellen Nanometer-Technologien
Vortragender:	Dr. rer. nat. Sven Peyer, IBM Deutschland Research & Development GmbH, Böblingen
Leitung:	Prof. Dr.-Ing. habil. Jens Lienig
Zeit / Ort:	25. November 2011, 13 Uhr im Barkhausenbau II/56

Mit fortschreitender Technologie werden die Strukturen (Shapes) integrierter Schaltkreise immer kleiner und sind heute nur noch wenige Nanometer schmal. Dieser Trend erfordert jedoch eine genaue Beschreibung und Berücksichtigung von Regeln im Layoutentwurf, die es dennoch erlauben, dass die Masken bei der Layout-Generierung unterhalb der Lichtwellenlänge von 193nm hergestellt werden können.



Nach einer Einführung in den Layoutentwurf gibt der etwa 45-minütige Vortrag einen Überblick über hierbei zu berücksichtigende aktuelle Regeln bzw. Randbedingungen (Constraints). Dabei werden eine Klassifizierung der Design-Regeln vorgenommen und verschiedene Beispiele aus der Praxis vorgestellt. Des Weiteren wird Double-Patterning diskutiert – ein Verfahren, das im Lithographie-Prozess führender Technologien zur Anwendung kommt. Diese neue Technik erfordert eine Erweiterung um grundlegend neue Design-Regeln, die gleichzeitig interessante mathematische Problemstellungen aufwerfen.

Der Vortrag schließt mit einer Vorstellung von Methoden, wie die Ausbeute (Yield) bei der Fabrikation von integrierten Schaltkreisen zukünftig gesteigert werden kann.