

Einladung zum 141. Institutskolloquium

Thema: **3D System- und Funktionsintegration auf Leiterplattenbasis**

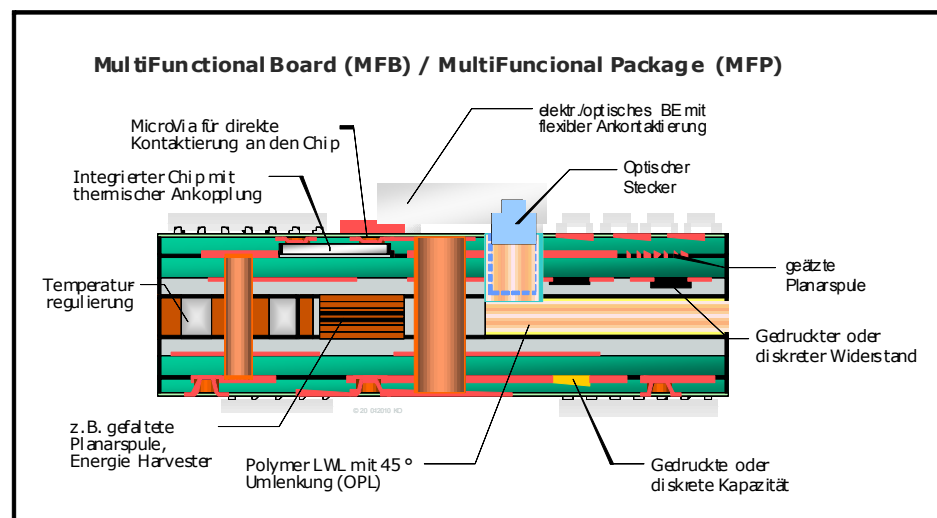
Vortragender: **Dr.-Ing. Jan Kostelnik, Leiter Forschung & Entwicklung
Würth Elektronik GmbH & Co. KG, Rot am See**

Leitung: **Prof. Dr.-Ing. habil. Jens Lienig**

Zeit / Ort: **30. September 2011, 13 Uhr im Barkhausenbau II/56**

Seit einigen Jahren gibt es unterschiedliche Ansätze zur Integration passiver und aktiver Komponenten in Leiterplatten. Getrieben werden diese Aktivitäten hauptsächlich von Miniaturisierungsgedanken und der steigenden Integrationsdichte bei der Leiterplattenbestückung. Über diesen Aspekt hinaus haben sich diese Technologien bei allen bisher durchgeführten Zuverlässigkeitsuntersuchungen als außerordentlich robust erwiesen.

Die Erhöhung der Integrationsdichte erfordert die optimale Ausnutzung des zur Verfügung stehenden Platzes auf allen Lagen einer Leiterplatte. Umso mehr, weil der Platz auf den Außenlagen bei immer kleiner werdenden Endgeräten schrumpft und so weniger Fläche



für die konventionelle Bestückung übrig bleibt. Das Ausweichen auf die innen liegenden Lagen des Multilayers bleibt der einzige Ausweg. Daraus ergibt sich für die neue Leiterplattengeneration ein Paradigmenwechsel bzgl. Entwurf, Fertigung, Logistik und Wertschöpfung.

Der etwa 45-minütige Vortrag gibt zu Beginn einen Überblick über die historische Entwicklung bei Leiterplatten. Im anschließenden Hauptteil werden neue Technologien, wie CHIP+ und auch neue Aufbauprinzipien, wie FALTFLEX[®] vorgestellt, die auch die Möglichkeit des Einsatzes der embedded Component Technology (eCT) und flexibler Substrate in Multifunktionalen Leiterplatten eröffnen. Ein Vorstellung der damit verbundenen Paradigmenwechsel sowie ein Ausblick auf zukünftige Entwicklungen schließen den Vortrag.