

Vorwort der Autoren

Als ein Ingenieur in einem Londoner Telefonamt es leid war, täglich Hunderte von Kabeln zwischen ihren Anschlussstellen zu entwirren, meldete er 1903 ein Patent mit dem Titel „Improvements in or Connected with Electric Cables and the Jointing of the same“ (Verbesserungen an oder in Verbindung mit elektrischen Kabeln und deren Verbindung) an – wahrscheinlich ohne die weitreichenden Folgen seiner „flachen, auf eine Isolierplatte laminierten Folienleiter“ vorauszusehen. Damit war die *gedruckte Leiterplatte* geboren, die zu einem technischen Erfolg wurde. Die ersten Leiterplatten erforderten außerordentliche Fertigkeiten bei der Herstellung – die elektronischen Bauteile wurden mittels Federn befestigt und durch Nieten auf einem Pertinax-Substrat elektrisch verbunden. Im Jahr 1936 führte man kupferkaschiertes Basismaterial ein, welches den Weg zu zuverlässigen, massenproduzierten Leiterplatten ebnete. Diese ermöglichten die Herstellung erschwinglicher elektronischer Geräte, wie z. B. Radios, die seither in keinem Haushalt mehr fehlen.

Mit der Erfindung von Miniatur-Vakuumröhren im Jahr 1942 begann dann die erste Generation der modernen Elektronik. Das erste große Rechengerät, der „Electronic Numerical Integrator and Computer“ (ENIAC), enthielt beeindruckende 20.000 Vakuumröhren.

Im Jahr 1948 gab die Erfindung des Transistors den Startschuss für die zweite Generation der Elektronik. Transistoren erwiesen sich als kleiner und viel zuverlässiger als ihre Vorgänger, die Vakuumröhren, und ermöglichten wirklich tragbare elektronische Geräte, wie z. B. kleine Transistorradios.

In den 1960er-Jahren begann mit der Entwicklung *integrierter Schaltungen (ICs)* die dritte Generation der Elektronik. Zusammen mit Halbleiterspeichern ermöglichten sie immer komplexere und miniaturisierte Systemdesigns. Im Jahr 1971 wurde der erste Mikroprozessor vorgestellt, und kurz darauf folgten zahlreiche technische Durchbrüche, deren Folgen bis heute wirksam sind. 1973 entwickelte Motorola den ersten Prototypen eines Mobiltelefons, 1976 stellte Apple Computer den *Apple I* vor und 1981 brachte IBM den *IBM PC* auf den Markt. Diese Entwicklungen ebneten den Weg für die *iPhones* und *iPads*, welche beim Übergang in das 21. Jahrhundert allgegenwärtig wurden, gefolgt von intelligenter, cloudbasierter Elektronik, die

unser Leben heute ergänzt, erleichtert und verbessert. Heutzutage enthält selbst ein einfaches Smartphone mehr Transistoren als es Sterne in der Milchstraße gibt!

Dieser spektakuläre Erfolg der Ingenieurskunst beruht auf einem entscheidenden Schritt: der Umwandlung einer abstrakten, aber immer komplexer werdenden Schaltungsbeschreibung in ein zugehöriges geometrisches Layout, welches sich anschließend fehlerfrei produzieren lässt. Dieser Schritt, der in der Fachwelt als *Layoutentwurf* bezeichnet wird, ist die letzte Stufe im Entwurf einer jeden elektronischen Schaltung. Hier sind alle für die Herstellung von Leiterplatten oder ICs notwendigen Informationen zu erzeugen. Dabei werden alle Komponenten der abstrakten Schaltungsbeschreibung, die aus den Bauteilsymbolen und deren Verbindungen besteht, in Formate übersetzt, die geometrische Objekte beschreiben. Das sind bei Leiterplatten z. B. Footprints und Bohrlöcher oder bei ICs die Layoutmuster der Masken, die aus Milliarden rechteckiger Formen bestehen. Diese Entwürfe werden dann z. B. bei der Herstellung eines ICs verwendet, um die reale elektronische Struktur auf der Oberfläche des Siliziumchips entstehen zu lassen. Wenn dann Elektronen durch das System dieses ICs geschickt werden, muss es genau die gleichen Funktionen ausführen, die in der ursprünglichen Schaltungsbeschreibung vorgesehen waren. Ohne diesen Schritt des Layoutentwurfs gäbe es nicht einmal die einfachsten Radios, geschweige denn Laptops, Smartphones oder die unzähligen elektronischen Geräte, die wir heute als selbstverständlich ansehen.

Der Layoutentwurf war früher ein recht einfacher Prozess. Ausgehend von der Netzliste, welche die logischen Schaltungskomponenten und deren Verbindungen beschreibt, der Technologiedatei und der Bauelemente-Bibliothek, legte der Schaltungsentwickler mithilfe eines Floorplans fest, wo die verschiedenen Schaltungsteile platziert werden sollten. Etwaige Schaltungs- und Timing-Probleme wurden unmittelbar durch eine iterative Verbesserung des Layouts gelöst.

Die Zeiten haben sich geändert: Würde man heute die Leitungen in einem der ICs, wie sie in einem Smartphone zu finden sind, mit den Abmessungen einer normalen Straße auslegen, würde sich die Fläche des resultierenden Chips über einen gesamten Kontinent erstrecken! Die heutigen Schaltkreise mit mehreren Milliarden Transistoren, aber auch hochkomplexe Leiterplatten, erfordern daher einen weitaus strukturierteren Ablauf beim Layoutentwurf. Schaltungsbeschreibungen werden zunächst *partitioniert*, um die Komplexität zu reduzieren und einen parallelen Entwurf zu ermöglichen. Sobald man während des nachfolgenden *Floorplannings* die Form, die Position und die Schnittstellen der Partitionen festgelegt hat, lassen sich diese (oft immer noch komplexen) Blöcke unabhängig voneinander bearbeiten. Die *Platzierung* der Zellen und Bauelemente ist hier der erste Schritt, gefolgt von der *Verdrahtung* ihrer Netze. Die *Layoutverifikation* prüft und überwacht das Einhalten von zeitlichen und geometrischen Randbedingungen, bevor im *Layout-Postprozess* mehrere Maßnahmen zur Anwendung kommen, um die Herstellbarkeit des IC- oder Leiterplatten-Layouts zu gewährleisten.

Der Bereich des Layoutentwurfs ist weit über den Punkt hinausgewachsen, an dem eine einzelne Person alles bewältigen kann. Die bei der Layouterstellung zu berücksichtigenden Randbedingungen sind extrem komplex geworden. Es steht viel auf dem Spiel: Eine einzige verpasste Zuverlässigkeitsprüfung kann einen mehrere

Millionen Euro teuren Entwurf unbrauchbar machen. Die Kosten von Produktionsanlagen zur Herstellung eines einzigen Technologieknotens übersteigen heutzutage eine Milliarde Dollar – mit weiter steigender Tendenz. In Forschungsveröffentlichungen werden Lösungen für eine Vielzahl dieser Probleme beschrieben, doch die schiere Menge macht es den Ingenieuren unmöglich, mit den neuesten Entwicklungen Schritt zu halten.

Angesichts dieser Lage besteht die dringende Notwendigkeit, den Fokus nicht nur auf diese rasanten Entwicklungen zu lenken, sondern sich auch stets mit den *Grundlagen* dieser extrem umfangreichen und komplexen Entwurfsphase zu befassen. Fach- und Hochschulen müssen genau diese Grundlagen der heutigen komplizierten Layoutschritte verständlich vermitteln – das „Warum“ und „Wie“, nicht nur das „Was“. Sowohl Ingenieure als auch Fachleute sollten ihr Wissen auffrischen und ihren Horizont erweitern, denn schließlich konkurrieren immer neue Technologien um deren Anwendung. Da das Mooresche Gesetz und damit die kontinuierliche Verkleinerung durch heterogene Technologien ersetzt wird, kommen neue Entwurfsmethoden ins Spiel. Um diese Herausforderungen erfolgreich zu meistern, ist ein fundiertes Wissen über die grundlegenden Methoden, Randbedingungen, Schnittstellen und Entwurfsschritte des Layoutentwurfs erforderlich. Und genau an dieser Stelle setzt dieses Buch an.

Nach einer gründlichen Einführung in den allgemeinen Elektronik-Entwurf in Kap. 1 wird in Kap. 2 das grundlegende technologische Wissen vermittelt, das zu den vielfältigen Randbedingungen führt, die den Layoutentwurf heute zu einem so komplizierten Prozess machen. Kap. 3 betrachtet das Erstellen eines Layouts „von außen“ – welche Schnittstellen gibt es, warum brauchen wir Entwurfsregeln und externe Bibliotheken, wie sind diese aufgebaut? In Kap. 4 wird der Layoutentwurf als ein vollständiger End-to-End-Prozess mit seinen verschiedenen Methoden und Modellen vorgestellt. Kap. 5 befasst sich dann mit den einzelnen Schritten, die zur Erstellung eines Layouts gehören, einschließlich der vielfältigen Verifikationsmethoden. Kap. 6 führt den Leser in die besonderen Layouttechniken ein, die für den Analogentwurf erforderlich sind, bevor in Kap. 7 das immer wichtiger werdende Thema der Verbesserung der Zuverlässigkeit der erzeugten Layouts behandelt wird.

Dieses Buch ist das Ergebnis langjähriger Lehrtätigkeit auf dem Gebiet des Layoutentwurfs, kombiniert mit Industrieerfahrung, welche die beiden Autoren vor ihrem Eintritt in die akademische Welt gesammelt haben. Die Kap. 1 bis 7 sind gut für die Lehre in einer zweisemestrigen Vorlesung über den rechnergestützten Layoutentwurf aufbereitet. Für den Einsatz in einer einsemestrigen Lehrveranstaltung können Kap. 1 (Einführung) und Kap. 2 (Technologie) zum Selbststudium zugewiesen werden, wobei die Lehre mit Kap. 3 (Schnittstellen) beginnt, gefolgt von Entwurfsmethoden (Kap. 4) und Entwurfsschritten (Kap. 5). Alternativ kann auch Kap. 4 als effektiver Startpunkt verwendet werden, gefolgt von den detaillierten Entwurfsschritten in Kap. 5, zwischenzeitlich ergänzt mit Material aus den jeweiligen in Kap. 3 vorgestellten Schnittstellen, Entwurfsregeln und Bibliotheken. Alle Abbildungen des Buches stehen unter https://www.ifte.de/books/pd_dt/ zum Download bereit.

Das vorliegende Werk ist eine überarbeitete Übersetzung der englischen Buchausgabe „Fundamentals of Layout Design for Electronic Circuits“. Damit möchten die Autoren den deutschsprachigen Lesern die Inhalte der vielbeachteten Originalausgabe leichter zugänglich machen.

Ein Buch solchen Umfangs und Tiefe erfordert die Unterstützung vieler. Die Autoren möchten allen, die an der Erstellung dieser oder der englischen Ausgabe mitgewirkt haben, ihren herzlichen Dank aussprechen. Wir danken insbesondere Dr. Andreas Krinke, Kerstin Langner, Dr. Daniel Marolt, Dr. Frank Reifegerste, Susann Rothe, Matthias Schweikardt, Dr. Matthias Thiele, Yannick Uhlmann und Tobias Wolfer für ihre zahlreichen Beiträge. Ein herzliches Dankeschön geht auch an den Springer-Verlag, und hier insbesondere Herrn Dr. Axel Garbers, der uns bei dieser deutschen Ausgabe sehr unterstützt hat.

Die rasante Entwicklung bei der Layoutgestaltung moderner elektronischer Verdrahtungsträger wird sich in den kommenden Jahren fortsetzen, vielleicht auch durch einige der Leser dieses Buches. Die Autoren sind für Kommentare und Anregungen zur Weiterentwicklung des Themas jederzeit dankbar.

Dresden, Deutschland
Reutlingen, Deutschland

Jens Lienig
Jürgen Scheible