

Entwicklung von Layoutgeneratoren in KLayout

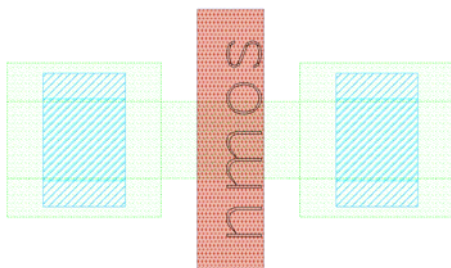
Beim Layoutentwurf analoger integrierter Schaltungen (ICs) werden sogenannte Layoutgeneratoren eingesetzt. Das sind kleine Programme, die Layouts von Bauelementen in Abhängigkeit von Parametern erzeugen. Auf diese Weise können z. B. Transistoren mit verschiedenen Kanallängen und -weiten, oder Widerstände mit beliebigen Widerstandswerten generiert werden.

Zur Programmierung von Layoutgeneratoren kann z. B. die Skriptsprache Python und die PyCell-API von Synopsys verwendet werden. Die zugehörige Software *PyCell Studio* unterstützt die Entwicklung u. a. durch gleichzeitiges Anzeigen des generierten Layouts.

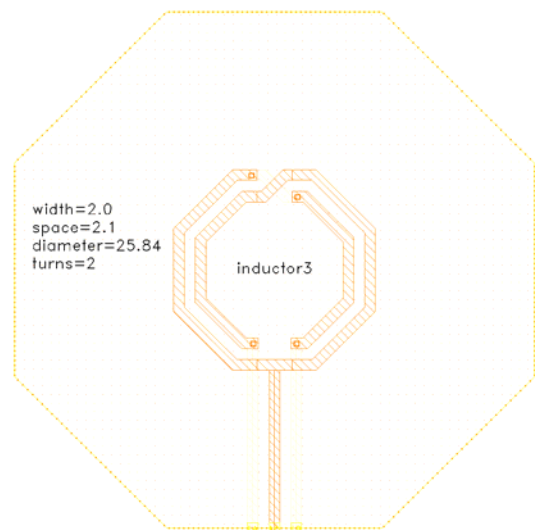
Das Open-Source-Programm *KLayout* erlaubt neben der Anzeige und Bearbeitung von IC-Layouts auch die Nutzung von in Python geschriebenen Layoutgeneratoren. Über eine zusätzliche Bibliothek ist so auch die direkte Verwendung von PyCells möglich.

In dieser Aufgabe soll untersucht werden, wie eine Entwurfsumgebung für in Python geschriebene Layoutgeneratoren direkt in KLayout umgesetzt werden kann. Dazu ist zunächst der Funktionsumfang von *PyCell Studio* zu ermitteln. Darauf aufbauend ist ein Konzept für die Realisierung dieser Funktionen in KLayout zu entwickeln und mit Beispielquelltext in einer schriftlichen Projektarbeit festzuhalten.

CDF Version	8
Display	'Selected' ▾
Model name	sg13_lv_nmos
Width	0.15u
SingleWidth	150n
Length	0.13u
Wmin	0.15u
Lmin	0.13u
Number of Gates	1
Multiplier	1
Temp rise from ambient	



(a) Parameter eines Layoutgenerators für NMOS-Transistoren und resultierendes Layout



(b) Generiertes Layout einer Induktivität

Anzahl möglicher Bearbeiter: 2-3

Betreuer: Dr.-Ing. Andreas Krinke

Raum BAR II/27

Tel.: 0351 / 463 34705

andreas.krinke@tu-dresden.de